(19)日本国特許庁(JP)

(12) 公開特許公報 (A) (11) 特許出願公開番号

特開平10-190013

(43)公開日 平成10年(1998)7月21日

(51) Int. C1.6 識別記号· F. I HOIL 29/872 H 0 1 L 29/48 H 0 1 P 3/02 H01P 3/02 7/02 H03D H 0 3 D 7/02

FD

(全9頁)

→ 特願平8-357673

(22)出願日

. . . .

平成8年(1996)12月26日

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 石川 容平

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(72) 発明者 坂本 孝一

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

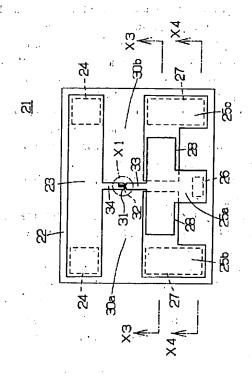
(74)代理人 弁理士 中野 雅房

(54)【発明の名称】ダイオード装置

(57)【要約】

【課題】 キャパシタンスやインダクタンス等の寄生成 分をなくすことにより、高周波用ダイオードの特性劣化 やばらつき等を低減させる。

【解決手段】 カソード側電極板23と、アノード側電 極板25a及びスロット用電極板25b,25cとの間 にスロット線路30a, 30bを形成する。アノード側 電極板25 a とスロット用電極板25b, 25cは、薄 膜キャパシタンス28を介して接続する。スロット線路 30a, 30b内には活性領域32が形成され、カソー ド側電極板23から延出したカソード電極34を活性領 域にオーミック接合させ、アノード側電極板25aから 延出したアノ:一ド電極33を活性領域32にショットキ 一接合してダイオード索子31を形成する。しかして、 スロット線路30aから入力したRF信号とスロット線 路3.0.6から入力したLO信号をミキシングして、アノ ード側電極板25aから取り出す。



【特許請求の範囲】

【請求項1】 半導体基板上に形成された電極板間に信 号入出力用スロット線路が設けられ、当該スロット線路 において半導体基板に活性領域が形成され、前記スロッ ト線路を挟む各電極板から延出されたアノード電極及び カソード電極をそれぞれ前記活性領域に接合させてダイ オード素子が形成されていることを特徴とするダイオー ド装置。

【請求項2】 前記スロット線路及び前記ダイオード素 子がそれぞれ複数設けられていることを特徴とする、請 10 一ド電極12,14間に寄生キャパシタンスが存在し、 求項1に記載のダイオード装置。

【請求項3】 前記電極板のうち少なくとも1つの電極 板は、キャパシタンスを介して結合された複数の部分に 分割されていることを特徴とする、請求項1又は2に記 載のダイオード装置。

【請求項4】 活性領域の両側に設けられた前記スロッ ト線路からそれぞれ信号を入力し、両信号のミキシング 信号をいずれかの電極板から取り出すようにしたことを 特徴とする、請求項1、2又は3に記載のダイオード装 置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明はダイオード装置に関 する。特に、準ミリ波及びミリ波領域で使用されるダイ オード素子に、スロットタイプの入出力構造を備えたダ イオード装置に関する。

[0002]

【従来の技術】変調、逓倍、整流用などのミリ波及び準 ミリ波の回路モジュールには、髙周波用ダイオードが用 いられている。図1は現在よく使用されている高周波用 30 ダイオード1を示す斜視図である。これはショットキー バリアダイオード (SBD) であって、上面中央部にア ノード電極2が形成され、下面にはカソード電極3が設 けられている。 じかして、この高周波用ダイオード1 は、下面のカソード電極3を回路基板のボンディングパ ッド4上にダイボンドされ、上面のアノード電極2をボ ンディングワイヤラによって回路基板のボンディンプパ ッド6に接続される。そして、高周波信号(以下、RF 信号という) はボンディングワイヤ5を通してアノード 電極2に入力し、カソード電極6からボンディングパッ 40 ド4を通して出力される。

【0003】しかし、このような高周波帯(特に、ミリ 波帯)で使用される高周波用ダイオード1にあっては、 よく知られているように、信号がボンディングワイヤ5 を伝搬するとき、ボンディングワイヤ5の寄生インダク タンスによって高周波特性が劣化させられる。さらに、 ボンディングワイヤ5は、長さやボンディング位置がば らつくため、髙周波特性のばらつきを増大させている。

【0004】また、図2に示す高周波用ダイオード(シ

2に導通したバンプ電極13とカソード電極14に導通

したバンプ電極15を上面に設けたものであり、回路基 板上にフェースダウンでフリップチップ実装されるよう

になっている。

【0005】このような高周波用ダイオード11では、 高周波特性のばらつきは減少するが、高周波特性の劣化 は解決されない。すなわち、このような構造の高周波用 ダイオード11では、アノード電極12のすぐ近くにカ ソード電極14が位置しているので、アノード及びカソ 高周波特性を劣化させている。さらに、アノード電極1 2及びカソード電極14からバンプ電極13,15まで 引き延ばした配線部分16,17と回路基板との間に寄 生キャパシタンスが生じるので、寄生インダクタンスが 減少しても寄生キャパシタンスが増加し、高周波特性劣 化の本質的解決には至らなかった。

【0006】このように従来の髙周波用ダイオードで は、高周波特性の劣化を抑えることがきわめて困難で、 素子製造の歩留りを低下させていた。

20 [0007]

【発明が解決しようとする課題】本発明は叙上の従来例 の欠点に鑑みてなされたものであり、その目的とすると ころは、キャパシタンスやインダクタンス等の寄生成分 をなくすことにより、高周波用ダイオードの特性劣化や ばらつき等を低減させることにある。

[0008]

【発明の開示】請求項1に記載のダイオード装置は、半 導体基板上に形成された電極板間に信号入出力用スロッ ト線路が設けられ、当該スロット線路において半導体基 板に活性領域が形成され、前記スロット線路を挟む各電 極板から延出されたアノード電極及びカソード電極をそ れぞれ前記活性領域に接合させてダイオード素子が形成 されていることを特徴としている。

【0009】ここで、前記スロット線路及び前記ダイオ ード素子は、請求項2に記載の実施態様のように、それ ぞれ複数設けられていてもよい。

【0010】本発明のダイオード装置にあっては、半導 体基板上に形成された活性層、アノード電極及びドレイ ン電極によってダイオード素子が構成されており、高周 波信号は半導体基板上のスロット線路を通じて電磁波の The state of the s 形態で伝搬して入出力される。

【0011】従って、このダイオード装置にあっては、 ダイオード素子の信号入出力部における寄生インダクタ ンスや寄生キャパシタンス等を小さくすることができ、 ダイオード装置における高周波特性の劣化を防止するこ とができる。また、ダイオード装置と外部のマイクロス トリップ線路との接続も容易にすることができる。よっ て、従来の高周波用ダイオードが抱えていた課題である 寄生インダクタンスや寄生キャパシタンスが本質的に発 ョットキーバリアダイオード) 11は、アノード電極1 50 生しにくく、髙周波用のダイオード装置が本来持つ高周

10

20

波特性を最大限に発揮できる。

【0012】さらに、このダイオード装置では、スロッ ト線路以外の大部分を電極板で覆うことができるので、 ミリ波デバイスで問題となる不要な表面波も抑圧するこ とができる。

【0013】請求項3に記載の実施態様は、請求項1又 は2に記載のダイオード装置において、前記電極板のう ち少なくとも1つの電極板が、キャパシタンスを介して 結合された複数の部分に分割されていることを特徴とし ている。 · · · .

【0014】この実施態様にあっては、電極板を複数の 部分に分割してキャパシタンスで結合することにより、 スロット線路を構成する電極板を高周波的にはグランド 状態に保ったままで、ダイオード素子に直流バイアス電

【0015】請求項4に記載の実施態様は、請求項1、 2又は3に記載のダイオード装置において、活性領域の 両側に設けられた前記スロット線路からそれぞれ信号を 、入力し、両信号のミキシング信号をいずれかの電極板か ら取り出すようにしたことを特徴としている。

【0016】このような実施態様によれば、本発明のダ イオード素子を整流用などだけでなく、ミキシング用に も用いることができる。しかも、入力信号とミキシング 信号とを別々の電極から入出力できるので、ダイオード 装置を実装する回路基板側で分離回路を省略できる、回 路モジュール全体を小型化できる利点がある。

【発明の実施の形態】。)、

(第1の実施形態) 図3は本発明の一実施形態によるダ イオード装置21を示す平面図であって、シングル型の 30 - ミリ波用ミキサーダイオードとして用いられるものであ る。また、図4は図3のX1部拡大斜視図、図5は図4 のX2-X2線断面図、図6は図3のX3-X3線断面 図、図7は図3のX4-X4線断面図である。

【0018】半絶縁性GaAs基板22の表面の一部領 域には活性領域:(n型G.a As領域),32が形成されて おり、活性領域32を挟んで一方領域にはカソード側電 極板23が設けられ、他方領域にはアノード側電極板2 5 a とスロット用電極板 2 5 b, 2 5 c が設けられてい る。カソード側電極板 2 3 は、G a A s 基板 2 2 のほぼ 40 左右全幅にわたって延びており、カソード側電極板23 の左右両端部の下面では、GaAs基板22にバイアホ ール24が設けられており、カソード側電極板23の左 右両端部はそれぞれバイアホール24を介してGaAs 基板22の下面に導通している。

【0019】また、アノード側電極板25aの後端部下 面では、図7に示すように、GaAs基板22にバイア ホール26が設けられており、DC電源用のアノード側 電極板25aはバイアホール26を介してGaAs基板 22の下面に導通している。アノード側電極板25aの 50 線路30bからLO信号が入力されているとき、直流バ

両側には、RF信号用のスロット用電極板25b, 25 cが配設されており、スロット用電極板25b, 25c :も、GaAs基板22に設けられているバイアホール2 7を介してGaAs基板22の下面に導通している。さ らに、図6に示すように、アノード側電極板25aの両 側部とスロット用電極板25b,25cとは絶縁体層 (誘電体層) 29を介して重なり合っており、アノード 側電極板25aとスロット用電極板25b,25cとに よって薄膜キャパシタ28が構成されている。ここで、 薄膜キャパシタ28の容量は、RF信号に対して通過特 性となるような値が選択されている(例えば、RF信号 が約60Hzでは、0.3pF以上)。従って、アノー ド側電極板25aとスロット用電極板25b, 25cと は、直流的には絶縁状態となっているが、髙周波的には 薄膜キャパシタ28を介してほぼ短絡状態となってい The State of the Control of the Cont

【0020】また、実装状態においては、後述のよう に、バイアホール24,27はグランドに接続され、カ ソード側電極板23及びスロット用電極板25b, 25 c は高周波的には接地状態となる。一方、アノード側電 極板 2 5 a には、バイアホール 2 6 を介して直流バイア ス電圧が印加される。

【0021】図4及び図5に示すように、GaAs基板 22表面の活性領域32はメサ型に形成されており、ア ノード側電極板25aから活性領域32の上面に向けて アノード電極33が延出されており、アノード電極33 の先端は活性領域32にショットキー接合している。ま た、カソード側電極板23から延出されたカソード電極 34は2股状に形成されており、アノード電極33を挟 むようにして活性領域3.2の両側面及び上面にオーミッ ク接合している。しかして、この活性領域32にショッ トキー接合するアノード電極33とオーミック接触する ,カソード電極34とによって、ダイオード素子(ショッ トキーバリアダイオード) 3:1が構成されている。 【0022】上記カソード側電極板23とスロット用電 極板25 b, 25 c との間には、ほぼ一定幅のスロット 線路30a、30bが構成されており、ダイオード素子 - 31の左右両側からはスロット線路30a, 30bを通 して電磁波の形態の高周波信号が入力される。例えば、 ミキシング用に用いる場合には、一方のスロット線路3 0 a にはR F信号が入力され、他方のスロット線路30 □bには局部発振信号(以下、LO信号という)が入力さ

【0023】ダイオード素子31は、バイアホール26 を通してアノード側電極板25aに印加される直流バイ アス電圧によって動作状態を制御される。すなわち、ス ロット用電極板25bとカソード側電極板23の間のス ロット線路30aからRF信号が入力され、スロット用 電極板25cとカソード側電極板23との間のスロット

10

イアス電圧を調整してダイオード索子31がオン状態と なるようにしてあれば、スロット線路30a, 30bを 伝搬してきたRF信号及びLO信号によりダイオード素 子31に電流が流れ、RF信号とLO信号とのミキシン グが行なわれる。例えば、RF信号の周波数が60GH z、LO信号の周波数が61GHzの時、ミキシングさ れた中間周波信号(以下、IF信号という)は1GHz となる。ここで、薄膜キャパシタ28の容量を0.5p F程度にしておくと、薄膜キャパシタ28は、RF信号 及びLO信号に対しては低インピーダンス(通過特性) となるが、IF信号に対しては薄膜キャパシタ28は高 インピーダンス(阻止特性)となる。従って、RF信号 及びL〇信号は、スロット線路30a,30b内をスロ ット用電極板25b,25cからアノード側電極板25 aへと伝搬してダイオード素子31に達するが、ダイオ ード素子31で発生したIF信号はスロット線路30 a. 30b (スロット用電極板25b, 25c) へは伝 搬せず、アノード側電極板25aから出力される。

【0024】これに対し、ダイオード素子31が常にオフ(非導通)状態となるように直流バイアス電圧が印加 20 されていると、RF信号は右方のスロット線路30bへ通過すると共にLO信号は左方のスロット線路30aへ通過し、ミキシング信号は出力されない。

【0025】図8は上記ダイオード装置21をミキサーとして使用する場合の回路基板41への実装形態を示す。回路基板41は、ミリ波用誘電体基板42の表面に、図9のようなパターンで、銅箔のような電極43、44と信号線45を設けたものであって、グランド電位の電極43及び44間にはスロット線路46a,46bが形成され、電極44に44間に位置するストライプ状の信号線45によってコプレナ線路47が形成されている。ダイオード装置21は、図9に2点鎖線で示した位置に実装され、バイアホール24によってカソード側電極板23が電極43に接続され、バイアホール27によってスロット用電極板25b,25cが電極44に接続され、バイアホール26によってアノード側電極板25aがコプレナ線路47の信号線45に接続される。

【0026】ここで、回路基板41のスロット線路46 a,46bとダイオード装置21のスロット線路30 a,30bとは、インピーダンス整合がとられている。 また、ダイオード素子31のアノード及びカソード電極 33,34間には、信号線45を介して直流バイアス電 圧が印加される。

【0027】図8における矢印は、回路基板41及びダイオード装置21のスロット線路46a,46b,30a,30b内における電磁波の伝搬状態を示している。回路基板41のスロット線路46aを伝搬してきたRF信号はバイアホール24,27を介してダイオード装置21のスロット線路30aに入り、回路基板41のスロット線路46bを伝搬してきたLO信号はバイアホール50

24, 27を介してダイオード装置21のスロット線路30bに入り、互いに反対側のスロット線路30a, 30bからダイオード素子31に入力したRF信号とLO信号は、ダイオード素子31によりミキシングされる。ダイオード素子31がオン状態になっていれば、ダイオード素子31でミキシングされたIF信号は、アノード側電極板25aから出力され、バイアホール26を介してコプレナ線路47へと伝搬し、ここから外部へ取り出

【0028】なお、ダイオード装置21のスロット線路30a, 30bの幅は、回路基板41bの入出力インピーダンスの整合を考慮して決定される。回路基板41o特性インピーダンスには、 $50\sim100$ がよく用いられるので、各スロット線路30a, 30bの幅を $0.10\sim0.05$ mmとすれば、ミリ波帯($40\sim60$ GHz)で入出力インピーダンスの整合をとることができる。また、ダイオード装置21o GaAs基板22o 厚さは、スロット線路30a, 30bの接続ロスが少なく、かつ、バイアホール24, 26, 27o 形成を容易にするため、 $0.05\sim0.13$ mmが好ましい。

【0029】 (第2の実施形態) 図10は本発明の別な 実施形態によるダイオード装置51を示す平面図であ る。これは、GaAs基板22上にシングル型のミリ波 用ミキサーダイオードを2個並列に並べたバランス型の ミリ波用ミキサーダイオードである。このダイオード装 置51にあっては、GaAs基板22上に配置された3 つの電極板52,53,54の間に2組のスロット線路 59a, 59b; 60a, 60bが並列に形成されてい る。52はアノード側電極板、54はカソード側電極 30 板、53はアノード側及びカソード側電極板を兼ねた兼 用電極板であって、アノード側電極板52と兼用電極板 53の間に一方のスロット線路59a, 59bが形成さ れ、兼用電極板53とカソード側電極板54の間に他方 のスロット線路60a,60bが形成されている。アノ 一ド側電極板52と兼用電極板53との間のスロット線 路59a, 59bにはメサ型の活性領域32が形成さ れ、アノード側電極板52から活性領域32に延出され たアノード電極33は活性領域32にショットキー接合 し、兼用電極板53から活性領域32に延出されたカソ 40 一ド電極34は活性領域32にオーミック接合し、図4 と同様なショットギー接合のダイオード素子31が形成 されている。同様に、兼用電極板53とカソード側電極 板54との間のスロット線路60a,60bにもメサ型 の活性領域32が形成され、兼用電極板53から活性領 域32に延出されたアノード電極33は活性領域32に ショットキー接合し、カソード側電極板54から活性領 域32に延出されたカソード電極34は活性領域32に オーミック接合し、図4と同様なショットキー接合のダ イオード素子31が形成されている。

【0030】アノード側電極板52の両端部では、Ga

10

8

As基板22にバイアホール55が形成され、アノード側電極板52はバイアホール55を介してGaAs基板22の下面に導通している。兼用電極板53の両端部及びほぼ中央部では、それぞれGaAs基板22にバイアホール56,57が形成され、兼用電極板53はバイアホール56,57を介してGaAs基板22の下面に導通している。さらに、カソード側電極板54の両端部でも、GaAs基板22にバイアホール58が形成され、カソード側電極板54はバイアホール58を介してGaAs基板22の下面に導通している。

【0031】図11はシングルバランス型のミキサーとして使用する場合の、上記ダイオード装置51の回路基板61への実装形態を示す平面図である。このダイオード装置51を実装するための回路基板61は、誘電体基板42の表面に、図12のようなパターンで電極62~66及び信号線67を設けたものであって、グランド電位の電極62、63及び65の間にはY字状に分岐したスロット線路69a、70aが形成され、グランド電位の電極62及び64の間、グランド電位の電極64及び66の間にもそれぞれスロット線路69b、70bが形66の間にもそれぞれスロット線路69b、70bが形20成されている。また、電極65、66の間に位置するストライプ状の信号線67によってコプレナ線路71が形成されており、信号線67の先端にはパッド部68が形成されている。

【0032】ダイオード装置51は、図12に2点鎖線で示した位置に実装され、バイアホール55によってアノード側電極板52が電極62に接続され、バイアホール56によって兼用電極板53が電極63,64に接続され、バイアホール57によって兼用電極板53が信号線67のパッド部68に接続され、バイアホール58に30よってカソード側電極板54が電極65,66に接続される。

【0033】しかして、Y字状に分岐したスロット線路69a,70aで同相に分かれたRF信号は、ダイオード装置51の各スロット線路59a,60aへ同相で伝搬して各ダイオード素子31に入力する。また、スロット線路69b,70bからは互いに逆相となるようにしてLO信号が伝搬し、それぞれダイオード装置51のスロット線路59b,60bを通って各ダイオード素子31に入力される。こうしてダイオード装置51は、シン40グルバランス構成のミキサーとして動作し、RF信号とLO信号とがミキシングされたIF信号は、中央の兼用電極板53からバイアホール57を経由して回路基板61のコプレナ線路71(信号線67)から取り出される。

【0034】ここで、2つのスロット線路59a,59bと60a,60bの間の距離(つまり、兼用電極板53の幅)は、両スロット線路59a,59bと60a,60bを伝搬するRF信号及びLO信号の相互干渉を防ぎ、また、バイアホール57を通して信号線67と接続50

するため、0.2mm以上離す必要がある。また、兼用電極板53の下面にあるバイアホール57は、両スロット線路59b,60bが逆相モードで動作することができるよう、アノード側電極板52の縁とカソード側電極板54の縁から等距離の中央部に配置している。

【0035】なお、RF信号とLO信号の位相関係は入れ替えても同様の動作が可能である。すなわち、RF信号を逆相となるようにして入力させ、LO信号を同相となるようにして入力させてもよい。

【0036】 (第3の実施形態) また、同上の実施形態においては、図13に示すダイオード装置76のように、兼用電極板(53)を3つに分割し、分割された各電極板53a,53b,53cどうしを薄膜キャパシタ28,28によって容量結合させてもよい。

【0037】(第4の実施形態)図14は、第2の実施形態のダイオード装置51のスロット線路59b,60bと回路基板77のスロット線路69b,70bに逆相でLO信号を入力させるための構成を示す図である。この実施形態に用いられている回路基板77の表面の電極パターンは、スロット線路69b,70bの端部が屈曲している以外は、図12の回路基板とほぼ同じである。回路基板77の裏面には、LO信号を発生させるための発振回路78と、マイクロストリップライン79の中央部に接続されており、マイクロストリップライン79の両端は誘電体基板42を介してスロット線路69b,70bの端部と電気的結合している。

【0038】 しかして、発振回路78から出力されたL 〇信号はマイクロストリップライン79によって2方向 へ出力され、スロット線路69b、70bへ互いに逆位 相となって伝搬する。

【0039】(第5の実施形態)図15は本発明のさらに別な実施形態によるダイオード装置81は、例えば半波整流器として用いられるものであって、GaAs基板22の表面に形成されたカソード側電極板23とアノード側電極板25間にスロット線路30a,30bが形成されており、カソード側電極板23から延出されたカソード電極34をメサ型の活性領域32にオーミック接合させ、アノード側電極板25から延出されたアノード電極33を活性領域32にショットキー接合させることにより、スロット線路30a,30bを横切るようにして図4のような構造のダイオード素子31を設けている。

【0040】このダイオード装置81にあっては、直流バイアス電圧が用いられておらず、アノード側電極板25からカソード側電極板23へと向けてのみ電流が流れるので、一方のスロット線路30aから入力されたRF信号は、半波整流されて他方のスロット線路30bから出力される。

【0041】 (第6の実施形態) 図16は本発明のさら

に別な実施形態によるダイオード装置82の構成を示す 平面図である。このダイオード装置82では、カソード 側電極板23とアノード側電極板25a及びスロット用 電極板25b,25cとの間にスロット線路30a,30bが形成されており、カソード側電極板23から延出されたカソード側電極板25aから延出されたアノード側電極板25aから延出されたアノード側電極板25aから延出されたアノード側電極板25aとスロットキー接合さま、25cとは、薄膜キャパシタ28を介して容量結合されており、アノード側電極板25aには、直流バイアス電圧を 印加できるようになっている。

【0042】このダイオード装置82では、一方のスロット線路30aからRF信号が入力され、他方のスロット線路30bからRF信号が出力されるが、そのとき直流バイアス電圧の掛け方によってRF信号の伝搬の仕方が変わる。例えば、ダイオード素子31に逆バイアスとなるように直流バイアス電圧を加えてダイオード素子31をオン状態に保ってRF信号を通過させたり、ダイオード素子31に順バイアスとなるように直流バイアス電圧を加えてダイオード素子31をオン状態に保ってRF信号を遮断したりすることによって、スイッチとして用いることができる。

【0043】なお、上記各実施形態においては、ダイオード装置を誘電体基板に接続するための手段としてバイアホールを用い、ダイオード装置をフェイスアップで実装した場合について説明したが、これに限るものでなく、バンプ電極を用いてフェイスダウンで実装してもよい。

【0044】また、上記各実施形態においては、n型G a A s 層からなる活性領域にアノード電極をショットキー接合させると共にカソード電極をオーミック接合させたショットキー接合型のダイオード素子を用いているが、これ以外のダイオード素子を用いてもよい。例えば、シリコン基板の表面に形成されたpn接合型のダイオード素子でもよい。

【図面の簡単な説明】

【図1】従来の高周波用ダイオードを示す斜視図である。

【図2】従来の別な髙周波用ダイオードを示す斜視図で

ある。

【図3】本発明の一実施形態によるダイオード装置を示 す平面図である。

10

【図4】図3のX1部拡大斜視図である。

【図5】図4のX2-X2線断面図である。

【図6】図3のX3-X3線断面図である。

【図7】図3のX4-X4線断面図である。

【図8】同上のダイオード装置を回路基板上に実装した状態を示す平面図である。

【図9】同上の回路基板を示す平面図である。

【図10】本発明の別な実施形態によるダイオード装置を示す平面図である。

【図11】同上のダイオード装置を回路基板上に実装した状態を示す平面図である。

【図12】同上の回路基板を示す平面図である。

「【図13】本発明のさらに別な実施形態によるダイオード装置を回路基板上に実装した状態を示す平面図である。

【図14】本発明のさらに別な実施形態によるダイオー) ド装置を回路基板上に実装した状態を示す平面図である。

【図15】本発明のさらに別な実施形態によるダイオー ド装置を示す平面図である。

【図16】本発明のさらに別な実施形態によるダイオー ド装置を示す平面図である。

【符号の説明】

22 GaAs基板 · · ·

23,54 カソード側電極板

25a, 25, 52 アノード側電極板

30 53 兼用電極板

25b, 25c スロット用電極板

28 薄膜キャパシタ

30a, 30b, 59a, 59b, 60a, 60bダイオード装置のスロット線路

一点 建氯化氯化氯化

31 ダイオード素子

33 アノード電極

34 カソード電極

41 回路基板

46a, 46b, 69a, 69b, 70a, 70b回路 基板のスロット線路

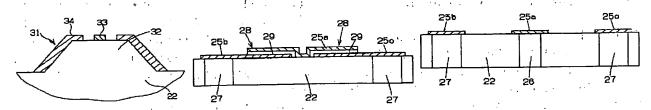
47 コプレナ線路

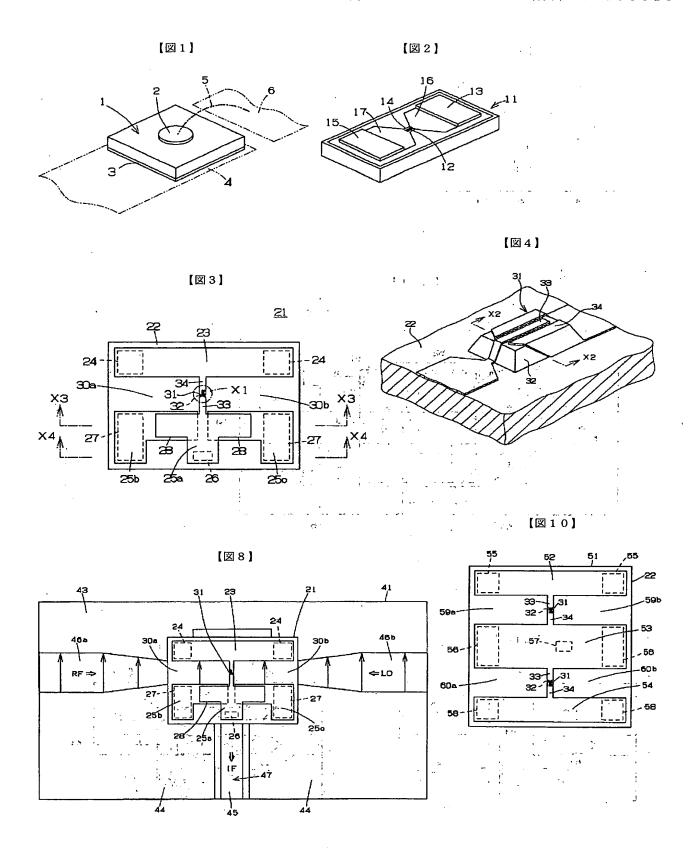
【図5】

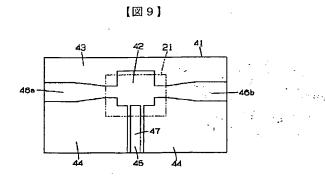
and the same

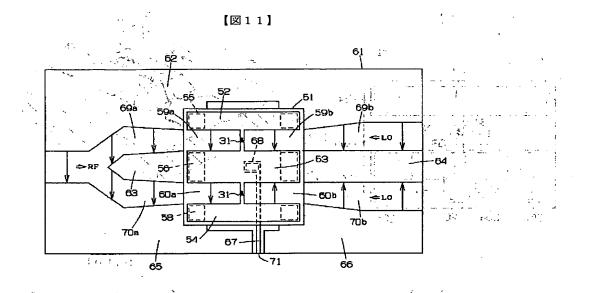
【図6】

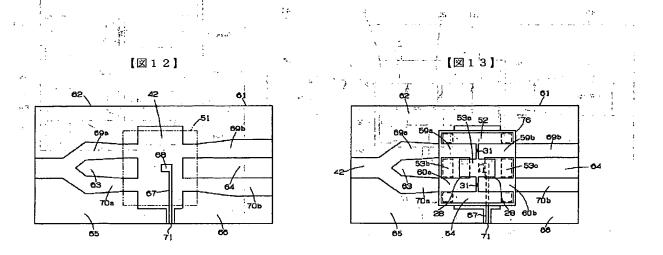
【図7】

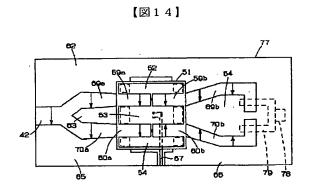


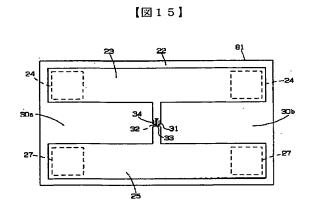


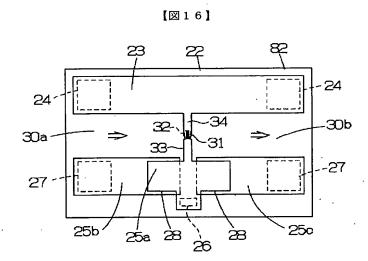












17777 9 .

⑩日本国特許庁(JP)

① 特許出題公開

@公開 平成3年(1991)4月2日

医双侧皮 医多克勒氏精蛋白

®公開特許公報(A) 平3-76301

動Int.Ci.* 識別記号 庁内整理番号 H 01 P 5/02 A 8628-5 J 8626-5 J

審査請求 未請求 請求項の数 1 (全4頁)

❷発明の名称 インピーダンス変換回路

医水水 人名英格里人名 化铁砂煤 人名法克尔

の出 願 人 日本電信電話株式会社 東京都 の代 理 人 弁理士 伊東 忠彦

日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

的,我们们们还不要是连续就会一点,一切的一切。""老师我们就会把我们的对象,不断的一次确保强制了了。" 一声:"你,我的我们的是是这些人的,你就是那个人的人。""一点,你是你的的数据,你不是我的人就是不是我的。" "我们的,你们们也没有我们也没有,你就是你们们的,你们们们也是我们就会不错的,是我们就会好好。"

明 福 画

・・第1のインピーダンス Zel と第2のインピータ 「ジス・ブ・」との間のインピーダンス変換を伝送線器 「を用いて行なうインピーダンス変換回路において、

上記伝送線器の線路長を使用周波数の4分の1 被反より過ぐすると共に、「政伝送線路の特性イン ビーダンスを「Zaso Zas 以上に設定したかつ、 政伝送線路の同様を、立いに容量の等しい第1及 び第2のキャパジタを別々に介して接地導体に接 、 被したことを特徴とするインピーダンス変換四路。 (近異上の利用分野)

本発明はインビーダンス変換包括に係り、特に 商周被伝送器官を用いてインピーダンスズ。と ファとの間のインピーダンス変換を行なうインピーダンス変換回路に関する。 (最来の表情) タイ は作され はない エー・ケー

第4 間は高層被激音装置に利用される従来のインピーダンス度接回路を示す。周囲中、伝送機器 6の総路長は使用機被散で4分の1被長(電気長で90~)であり、その特性インピーダンス Z a は以下の関係を満足している。

Z = √ Z 6 ・ Z 1 (1) (1) では、 4 は特性インピータンス Z 6 の伝統 開催子、 5 は 特性インピータンス Z 7 の伝統 株用 順子、 5 は 特性インピータンス Z 7 の伝統 株用 娘子、 5 は 一 タンス B Z 1 の 鉄 株用 娘子 こ あるい は、 入力 インピータンス B Z 1 の 軽額 東子である。

特別平3~76301(2)

ーダンスの実際は一般に1Ω程度の超低インピー ダンスとなるからである。

(発明が解決しようとする課題)

ところが、特性インピーダンスが100以下で あるような伝送締路を用いて真周被細路を設計。 製造することは容易でない。例えば、伝送線路と して思も一般的なマイクロストリップ語音を使用 した真陶装画器の設計では、伝送精器モデル(粒 路の幅方向の大きさやその効果を考慮しない1次 リップ機器の特性インピーダンス範囲は20Ω以 上に思られる。またジョブレーナ雑席では、使用 可能な特性インピーダンスの範疇は適常300~ 1000であり、スロット無路では通常400~

マイクロストリップ暴力において、特性インピ ーダンスが10Ω以下であるような絵路を製作す ることは毎週的に不可能ではないが、独路額が4 分の1数長と段程度の寸法になってしまうため、 もはや伝送雑器モデルでは臼路設計ができなくな

り、韓路幅方向に2次元的な広がりを持った平面 資路の設計となる。この場合、回路設計は極めて 難しくなり、しかも散計性は乏しい。従って、入 出力機合図路中に第4回に示すインピーダンス変 後回郡を使用した真出力増額器の製造では、一般 に、試行錯誤的な特性調整が必要となっている。

さらに、一枚のガリウムひ楽基板上に高出力ド E丁と入出力整合回路を一緒に作り込んだモノリ シック・マイグロ放集機回路の場合、4分の1数 元的なモデル)で回路設計ができるマイクロスト 『長インピーダンス変換四路を用いたのではチップ 「寸法が大きくなってしまう。例えば、10GHz における4分の1歳長伝送雑路はマイクロスドリ ププ輸路やコプレーナ級路を用いた場合で約3歳 となり、伝送線路と同時に作り込まれるFETの 寸弦が通常 0.5mm角以下であるのと比較して相対 的に大きな寸法となる。

> 本発明は上記の点に載みてなされたもので、真 出力FE丁等の数Ω程度の超低インピーダンス回 語素子と高周装臼路の入出力の電準インピーダン スである500などとの図の整合を行うためのイ

ンピーダンス変換回路の設計性を向上させ、かつ、 製作が容易でいか型なインピッタンス変換回路を 提供することを目的とする。 (課題を解決するための手段)

第1周は本発明の関連構成図を示す。同図中、 14.特性インピーダンスでの伝送機路、2及び3 は夫々互いに等しい容量Cを有するキャパシタ、 - 4 は特性インピーダンスス。の伝送維路又はイン ピーダンスがで、の装装用電子、5は特性インビ , アダンスス」の伝送維持又はインピーダンスが の国籍業子である。

、 伝送維護1の維路長は使用周波数の4分の1波 身より無く、かつ、その特性インピッタンスでが 【2.・21以上に設定されている。また、伝送 神器10両線は火色キャパシタ2。5を介して投 着事体に接続されている。

1 2 - 伝送雑館1の特性インピーダンス2。及びキャ 、パシタ2及び3の各容量Cは夫々次式で表わされ

Z - \ Z 0 . Z 1 / sin θ $C = \cos \theta / (2\pi \beta f \sqrt{Z_{(0)}}, Z_{(1)})_{2} \rightarrow G$ ここで、8は伝送線第1の電気長で、伝送線路 ・1 の雑路長が使用周波数「の4分の1 放長より短 いため、0,00くのく90%となる。従って、特性 ・インピーダンスではのまより「乙ぱ・乙ぱ以上と - ಇತ್ತ ಇಡಡ ಸಸಕ್ಷಕ್ಕೆ ಅನ್ನ ಜನ್ನ ಜನ್ನ 🍦 🗖 🏚 .

、 いま、一般としてて。が50Q,2)が1Q。 使用海波散 「が10GHごの場合を考える。先す、 伝送雑誌の長さを4.5分の1被長としてみる。こ ~の暴合、電気反€は8~3であるから、伝送線路1 の特性インピーダンスではの式より51日となり、 ③式より計算されるキャパシタ2。3.の容量Cは 2.23pF となる。伝送線路1.の長さが.4.5分の1 **改長というのは、従来のインピーダンス変数母語** の伝送線数6の長さ4分の1数長と比較して10 分の子以下に規格したことに相当する。しかも、 伝送線路1の特性インピーダンスでは、従来例の 7 Qから5 1 Qにすることができ、この勧路イン

特開平3-76301(3)

ピーダンスはマイクロストリップ複路やコプレー ナ線数によって容易に製作できる。

一方、使用したい伝送線線1の特性インピーダンズZを先に与えてもよい。例えば、使用したい伝送線路1の特性インピーダンズZを700とした場合は、電気及りを 5.8° とすれば良く、このとき、キャパシタの容量Cは 2.249F である。

このように本発明では、従来の4分の1枚長インピーダンス変換回路の伝送線路6の特性インピーダンスが(1)式で示す値に一銭的に決定されたのとは異なり、特性インピーダンスZと静路長の取り方に自由疲がある。

このように、本発明は、従来例のインピーダンスを投回路で用いている4分の1 数長の伝送物路の長さより短い伝送物路を用いて設めたでは、かつキャパシタを付加して伝送物路の特性インピックンスを上げることにより、マイクロストリットであることにより、マイクロストリットではます。スロットを開発を開発して、スカーを発展のようにある。

(一般に400~700)で製作できる自由度を 持つことが従来と異なる。ただし、本発明は使用 解教教において、従来例のインピーダンス変換回 おと対等の特性を得ることができる。

でお伝送線路1は一つのガリウムで素素を等の、 講定体差板上に形成されたコアレーナ線路であり、 「キャパシタ2」。3はこのコアレーナ線路の接地導体と、この接地導体に絶線体を介して対向する専 体とを含む視光とすることができる。また、この 伝送線路1を一つのガリウムで素素板等の課電体 差板上に形成されたスロット線路の2つの導体と絶線 体を介して対向する第3の準体からなる構造とす ることができる。

(実施例) 第2回は本発明になるインピーダンス変数回路の第1実施例の負視圏を示す。本実施例は伝送協路としてコプレーナ接路を用いて、モノリシック・マイクロ被集積回路に適した構成にしたものである。同題中、10はガリウムの業差板などの誘

電体基板、11はインピーダンス変換回路を構成するコプレーナ線路、12および13はコプレーナ線路の接地が作と地級膜を介してこれと対向する事体板によって構成されたキャパシタである。 また、14および15は接続用コプレーナ線路はたは接続用端子あるいはFETなどの回路素子を示す。

本実施例によれば、従来コプレーナ参路を用いた4分の1改長インピーダンス変換回路では実現できなかった超低インピーダンスと500との間のインピーダンス変換回路を容易に製作できる。

いをする。24および25は接続用スロット機器または接続用端子あるいはFETなどの回路素子を示す。

本実施例によれば、従来スロット最初を用いた 4分の1数長インピーダンス変換回路では実現が 困難であった紹気インピーダンスと500との間 のインピーダンス変換回路を容易に製作できる。

尚、キャパシタは高い関数数においても設計性 が良いため、本発明のインピーダンス変換回路は 超高周数帯でも使用可能である。

(発明の角壁)

以上製明したように、本発明によれば、インピーダンス変換回路の伝送機器を知路して特別をサータンス変換回路の伝送機器を知路の特性インピーダンスを製作が容易で回路を開発した。サッパンタは高級をできる自由を持ち良いため、本発明のインピーダンス変換回路は高級においても競技ができ、かり、本発明のインピーダンス変換回路は高級はおいても特度の高い回路設計がある。本発明とうりの特性が行うれる利点がある。本発明とうりの特性が行うれる利点がある。本発明と

特開平3-76301 (4)

1.1 …コプレーナ協窓、21…スロット籍器。

特許出版人 日本電信電話株式会社 代 理,人士弁理士、伊 東 忠江彦 (15) 15

をおれる。では、1000mmのでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmでは、100mmで、100

を用いることにより各種食用装回路の整合回路市 を、特性劣化を狙くことなく小型化できる。特に 斉出力財職器では、周低入出力インピーダンスの トランクスタやFETと影幅者の入出力インピー ダンス (一般に50Ω)との間の整合回路が必要 . で、木発明のインピーダンス変数回路を用いて整 合調路を構成すれば増幅器の小型化と設計性の肉 上を周時に実現できる。さらに、本発明は集積化 に辿しており、モノリシック・マイクロ被集箱目 路等、小型で設計性の良いことが必要な高周故図 **、陰に適用するに有効である。**。(おけば 。 (密) 。 64、國際政策制金製鋼のイヤの人はもしまれてい 、調1団は本発明の緊急等武器、第2回はコアレ ーナ輸路を用いた木発明の第1実施例の斜視器、 第3番はスロット輸助を用いた本元明の第2支施 例の無視因、第4回は発来のインピーダンス支援 四篇の一贯を示す因である。とはおおおお、じつ で、1、一(伝送算算、)。25-/35(1/2.・1.3.)2 2. ほ - 2.3 一キャパシタ、4、5 一美統用伝送維護、技 铁维子又は四角東子、10,20一調電体基板、

